



Bundesministerium
für Bildung
und Forschung

Ergebnisse der ersten HPC-Fördermaßnahme „HPC-Software für skalierbare Parallelrechner“

Entwicklung neuer Algorithmen für Mehrkern-Prozessoren zur optimalen
Ausnutzung von Höchstleistungsrechnern



HÖCHSTLEISTUNGSRECHNEN

01000001001000011011001
10010001000111100100001
00100100100110010001010
00011001101000111010011
Innovation durch Intelligenz
Software macht's!

IKT 2020
Softwaresysteme

Höchstleistungsrechnen für komplexe Simulationen

Wie wird das Wetter vorhergesagt? Welche Gebiete werden bei Hochwasser überschwemmt? Wird der neue Airbus auch fliegen? Hinter den Antworten zu diesen alltäglichen Fragen stehen fast immer komplexe Simulationen. Gerade in den letzten 20 bis 30 Jahren ist die uns umgebende Technik durch eine zunehmende Vernetzung der Komponenten immer komplexer geworden. Damit bekommt die Aussage „Das Ganze ist mehr als die Summe seiner Teile“ einen völlig neuen Stellenwert. Einen Ausweg aus dieser „Komplexitätsfalle“ bieten genaue Simulationen solcher vernetzten Systeme auf Hoch- und Höchstleistungsrechnern (HPC – High Performance Computing).

Die große Bedeutung des Hoch- und Höchstleistungsrechnens zur Simulation komplexer Systeme in Wirtschaft und Wissenschaft wurde im Rahmen des Forschungsprogramms IKT 2020 von der Bundesregierung erkannt. Modellierungsverfahren und Simulationsmethoden entwickeln sich dabei neben der Theoriebildung und dem Experiment immer stärker zum entscheidenden Faktor für eine international wettbewerbsfähige Forschung in Wissenschaft und Wirtschaft. Durch Simulationen werden Ressourcen geschont und unbrauchbare Lösungen von Anfang an ausgeschlossen.

Die Leistungsfähigkeit von Computern nimmt immer weiter zu. Der Wissenschaftler Gordon Moore, Mitgründer des heute weltweit größten Halbleiterherstellers Intel, formulierte das bereits 1965 etwas präziser im sogenannten Moore'schen Gesetz. Das Gesetz besagt, dass sich die Anzahl der Bauelemente auf einem integrierten Schaltkreis etwa alle 2 Jahre verdoppelt.



Quelle: Forschungszentrum Jülich

Über einen langen Zeitraum folgte daraus auch eine Verdopplung der Rechengeschwindigkeit von Computern. Mit dem Aufkommen von Mehrkern-Prozessoren in den letzten Jahren konnte diese Entwicklung fortgesetzt werden. Damit ist aber auch eine neue Leistungsklasse von Rechnerplattformen entstanden, die neue Herangehensweisen an die Entwicklung von Algorithmen und Parallelisierungsstrategien für bestehende Software stellt.

Das Bundesministerium für Bildung und Forschung (BMBF) veröffentlichte deshalb am 29. Oktober 2007 die Bekanntmachung „HPC-Software für skalierbare Parallelrechner“. Sie zielt auf die Förderung von Projekten ab, die im Bereich der Algorithmen und Methoden prototypische Lösungen mit hinreichend stabilem Charakter für den effizienten Einsatz realisieren. Dabei wird für die Software-Werkzeuge eine Produktionsreife erwartet, die den notwendigen Qualitätsmaßstäben zum effektiven Einsatz auf den Zielssystemen gerecht wird. Bis zum 15. Januar 2008 konnten Skizzen zu den oben beschriebenen Themenfeldern eingereicht werden. 23 Skizzen wurden zur Antragstellung ausgewählt. Eine international besetzte Gutachterkommission evaluierte die Skizzen und Anträge. Letztendlich werden 14 Projekte vom BMBF gefördert.

Bekanntmachung

Mit der Bekanntmachung „HPC-Software für skalierbare Parallelrechner“ wurden die anstehenden Aufgaben in den folgenden Themenfeldern adressiert:

- 1 Entwicklung innovativer paralleler Algorithmen und Methoden
- 2 Evaluierung von Implementierungsalternativen in der Anwendungsentwicklung
- 3 Entwicklung von skalierbaren Programmierwerkzeugen
- 4 Entwicklung von robusten und skalierbaren Software-Systemen für Kommunikation/Management
- 5 Portierung von industriellen technischen Anwendungen auf Multi-Core-Prozessoren
- 6 Entwicklung von Softwarewerkzeugen zur

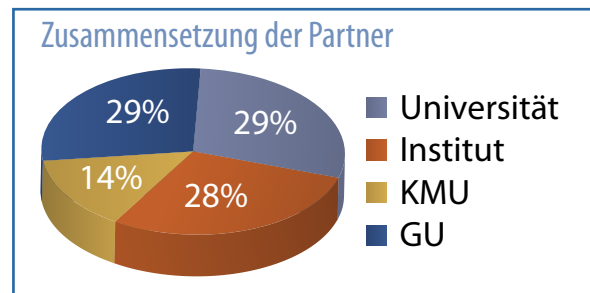
- Überwachung und Reduktion des Energieverbrauchs
- 7 Software-Lösungen zum Management und zum Erschließen von großen Datenmengen
- 8 Bereitstellung von Werkzeugen für die zentrale Administration von Clustern.

Projekte

Multi-Core-Prozessoren bestehen aus vielen Mikroprozessoren (den Kernen) auf einem Chip, die miteinander kommunizieren. Der Austausch der Daten und die Koordination der Prozesse auf den verschiedenen Kernen entwickeln sich zu einem „Nadelöhr“. Die herkömmlichen Strategien bei der Parallelisierung von Programmen funktionieren nicht mehr. Alle Themenfelder der Bekanntmachung sind Teilaspekte einer Lösung/Technologie, mit der sich die neue Leistungssteigerung durch Multi-Core-Architekturen überhaupt erst vollständig nutzen lassen wird. Die Hälfte der Projekte adressieren die Themenfelder 1/5 und beschäftigen sich mit speziellen wissenschaftlichen Fragestellungen (**ScaFaCoS**, **ScalES**, **ELPA**, **IMEMO**, **ASIL**) sowie mit der Simulation von Strömungen und Flüssigkeiten anhand verschiedenster Methoden (**SKALB**, **STEDG**, **HI-CFD**). Das Projekt **HI-CFD** beschäftigt sich z. B. mit der Simulation von Strömungen, wie sie in der Luftfahrt auftreten. Gelingt es, die Programme für Strömungssimulationen und Triebwerke auf die Multi-Core-Prozessoren umzuschreiben, so könnte sich ein Traum für Flugzeugbauer erfüllen: der Testflug des nächsten Airbus im Computer.

Zwei Projekte (**ISAR** und **SILC**) widmen sich der Entwicklung von Programmierwerkzeugen (Themenfeld 3). Das Projekt **TIMaCS** stellt Werkzeuge zur zentralen Administration von Clustern (Themenfeld 8) bereit und **eeClust** beschäftigt sich mit der Überwachung und Reduktion des Energieverbrauchs (Themenfeld 6). Im Projekt **VisPME** steht das Thema Visualisierung in Multi-Core-Umgebungen (Themenfeld 7) im Mittelpunkt. Die Entwicklung von Laufzeitumgebungen für heterogene Cluster (Themenfeld 4) wird im Projekt **J-Cell** behandelt.

Der Erfolg einer Bekanntmachung lässt sich auch an der Beteiligung der Industrie messen (siehe Abb.) Bei insgesamt 65 Partnern ist die Industrieseite mit 28 Unternehmen (19 GU und 9 KMU) bzw. mit 43 Prozent sehr gut vertreten. Bei diesem Kriterium kann die Bekanntmachung daher als großer Erfolg angesehen werden.



Ausblick

Mit der am 3. Dezember 2008 gegründeten Gauß-Allianz steht im Laufe der Jahres 2009 eine zentrale Stelle für die Koordinierung der Projekte auf Basis der HPC-Bekanntmachung zur Verfügung. Mögliche Formen der Zusammenarbeit könnten ein gemeinsamer Web-Auftritt der Projekte sowie erfolgreiche Tests der Software auf der Infrastruktur der Gauß-Allianz sein. Insbesondere im Hinblick auf Betrieb und Programmierung von Petaflop-Rechnern kann die Lösung der anstehenden Aufgaben, einschließlich der Beratung von Anwendern, nicht durch einzelne Rechenzentren allein geleistet werden. Das große Ziel der Bemühungen ist deshalb die Schaffung eines HPC-Software-Netzwerkes, das sowohl im europäischen als auch im sonstigen internationalen Maßstab bestehen kann.

Daten der Bekanntmachung:

Förderprogramm: IKT 2020 / Forschung für Innovationen
Förderschwerpunkt: Höchstleistungsrechnen
Förderkennzeichen: 01IH08001-14
Fördervolumen: 19,75 Mio. Euro
Laufzeit: Januar 2009 - Dezember 2011

Koordinator im Projektträger:

Dr. Torsten Aßelmeyer-Maluga
Projektträger des BMBF Softwaresysteme und Wissenstechnologien
im Deutschen Zentrum für Luft- und Raumfahrt e.V (DLR)
Rutherfordstr. 2
12489 Berlin

Tel.: 030 67055 725
Fax: 030 67055 742
Email: torsten.asselmeyer-maluga@dlr.de

Weitere Informationen:

Projektträger des BMBF
Softwaresysteme und Wissenstechnologien
im Deutschen Zentrum
für Luft- und Raumfahrt e.V (DLR)
Rutherfordstr. 2
12489 Berlin

Telefon: (030) 67055 741
Internet: www.pt-it.pt-dlr.de

Herausgeber:

Bundesministerium für Bildung
und Forschung (BMBF)
Referat Öffentlichkeitsarbeit
11055 Berlin

100011001001100000101001100
01001111011011011001110001100100011
1100011001101000111010011110
011101001011011010101101111010010110010110

Stand September 2009